Searching PAJ 페이지 1 / 1

PATENT ABSTRACTS OF JAPAN

(11)Publication number:

11-307483

(43)Date of publication of application: 05.11.1999

(51)Int.Cl.

H01L 21/301 H01L 21/60

// H01L 23/50

(21)Application number: 10-109700

(71)Applicant:

NEC KYUSHU LTD

(22)Date of filing:

20.04.1998

(72)Inventor:

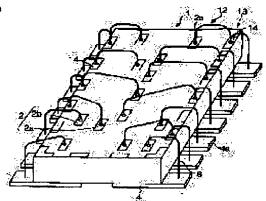
KIMURA NAOTO

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device which does without changing a package, a wiring substrate, or the like even if a chip wiring is changed.

SOLUTION: When a chip 1 is formed on a semiconductor wafer, an uncontinuous linear pattern composed of the same conductive material as a bonding pad 2 is formed in a scribe line region 13 as a relay pad 14. At the time of packaging, a wire bonding is performed between a center pad 2a of the chip 1 and the relay pad 14 and between the relay pad 14 and a lead 4, respectively.



LEGAL STATUS

[Date of request for examination]

20.04.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2885786 [Date of registration] 12.02.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of

rejection]

[Date of extinction of right]

12.02.2003

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平11-307483

(43)公開日 平成11年(1999)11月5日

(51) Int.Cl. ⁶		識別記号	F I			
H01L	21/301		H01L	21/78	L	
	21/60	301		21/60	301N	
# H01L	23/50			23/50	R	

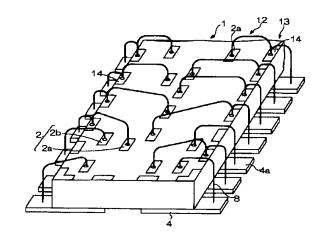
		審査請求 有 請求項の数4 OL (全 4 頁)
(21)出願番号	特願平10-109700	(71)出願人 000164450 九州日本電気株式会社
(22)出顧日	平成10年(1998) 4月20日	熊本県熊本市八幡一丁目1番1号
		(72)発明者 木村 直人
		熊本県熊本市八幡1-1-1 九州日本電 気株式会社内
		(74)代理人 弁理士 志賀 正武
	·	

(54) 【発明の名称】 半導体装置の製法および半導体装置

(57)【要約】

【課題】 チップが配線変更されてもバッケージや配線 基板等を変更しなくて済むような半導体装置を提供す ス

【解決手段】 半導体ウェハにチップ1を形成する際に、スクライブ線領域13にボンディングパッド2と同じ導電性材料からなる、不連続線状パターンを形成し中継パッド14とする。パッケージする際に、チップ1のセンタパッド2aと中継パッド14、および中継パッド14とリード4とをそれぞれワイヤボンディングする。



【特許請求の範囲】

【請求項1】 半導体ウェハにチップを形成する際に、 スクライブ線領域にボンデイングパッドと同じ導電性材 料からなる中継パッドを形成することを特徴とする半導 体装置の製法。

【請求項2】 前記中継パッドをスクライブ線領域に沿 う不連続な線状パターンとすることを特徴とする請求項 1記載の半導体装置の製法。

【請求項3】 チップ領域の周縁部のスクライブ線領域 にボンデイングパッドと同じ導電性材料からなる中継パ 10 ード34とをそれぞれ電気的に接続するためのワイヤ2 ッドが設けられていることを特徴とする半導体装置。

【請求項4】 チップのセンタパッドと前記中継パッ ド、および該中継パッドとリードとがそれぞれワイヤボ ンディングされていることを特徴とする請求項3記載の 半導体装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、チップ変更に伴う パッケージ変更が不要となるようにした半導体装置の製 法およびその製法を用いて得られる半導体装置に関す る。

[0002]

【従来の技術】図4~6は従来の半導体装置を示すもの で、図4はLOC (LEAD ON CHIP) 構造のBGA (BALL GRID ARRAY) タイプ半導体装置の例を示す模式断面 図、図5はCOL (CHIP ON LEAD) 構造のBGAタイプ 半導体装置の例を示す模式断面図、図6は半導体ウェハ の上面を示した概略平面図である。図4および図5の例 の半導体装置において、チップ21、31上面にボンデ イングパッド22,32が配置されており、ボンデイン 30 た。 グパッド22, 32以外の表面は絶縁材料からなる保護 膜23、33で覆われている。

【0003】図4に示すようなLOC(LEAD ON CHIP) 構造の半導体装置は、チップ21の上面の中央部にボン デイングパッド2が配置されている。このようにチップ 2の中央部付近に配置されたボンデイングパッド22を 本明細書ではセンタバッドという。またチップ21の上 面には、複数のリード24を備えたパッケージのリード フレームが接着テープ25によって接着されており、セ イヤボンデイングされている。またこのようなパッケー ジ全体は樹脂26で封止されており、リード24と接し かつ一部が樹脂26から突出するように設けられたボー ル27によって外部のプリント基板(図示せず)などに 電気的に接続されるように構成されている。

【0004】また図5に示すようなCOL (CHIP ON LE AD) 構造の半導体装置は、チップ31の上面の周縁部に ボンデイングパッド32が配置されている。またチップ 31の下面には、複数のリード34を備えたパッケージ

おり、ボンデイングパッド32とリード34とがワイヤ 38によってワイヤボンデイングされている。またこの 構成においてもパッケージ全体は樹脂36で封止されて おり、リード34と接しかつ一部が樹脂36から突出す るように設けられたボール37によって外部のプリント 基板(図示せず)などに電気的に接続されるように構成 されている。

【0005】上記のような半導体装置は、センタバッド 22とリード24、またはボンディングパッド32とリ 8(38)が短くなるような構成となっている。ワイヤ ボンデイングのためのワイヤ28 (38) が長いと、樹 脂26(36)で封止する際にワイヤ28(38)が曲 がり易く、ワイヤ28(38)間でショートし易くなる という問題が生じるが、上記のような構成とすることに よってこれを防止することができる。ところで従来より 個々のチップ21(31)は、図6に示すように、半導 体ウェハ上に多数配列されたチップ領域41に回路素子 を形成した後、隣合うチップ領域41間のスクライブ線 20 領域42にて、ダイシングにより個々のチップ領域41 を分離することによって作製される。

[00006]

【発明が解決しようとする課題】しかしながら従来の構 成の半導体装置にあっては、チップの回路配線が変更さ れ、ボンデイングパッドの位置が変更された場合には、 ワイヤボンデイングのためのワイヤが長くなるのを避け るためにパッケージを変更することが必要であり、さら にはパッケージを実装する配線基板まで変更することが 必要となるため、コストが高くなるという問題があっ

【0007】本発明は前記事情に鑑みてなされたもの で、チップが配線変更されてもパッケージや配線基板等 を変更しなくて済むような半導体装置を提供することを 目的とする。

[0008]

【課題を解決するための手段】前記課題を解決するため に本発明の半導体装置の製法は、半導体ウェハにチップ を形成する際に、スクライブ線領域にボンデイングパッ ドと同じ導電性材料からなる中継バッドを形成すること ンタバッド22とリード24とがワイヤ28によってワ 40 を特徴とする。前記中継バッドは、スクライブ線領域に 沿う不連続な線状パターンとすることが好ましい。また 本発明の半導体装置は、チップ領域の外方のスクライブ 線領域にボンデイングパッドと同じ導電性材料からなる 中継パッドが設けられていることを特徴とする。本発明 の半導体装置は、チップのセンタパッドと前記中継バッ ド、および該中継パッドとリードとがそれぞれワイヤボ ンディングすることができる。

[0009]

【発明の実施の形態】図1~3は本発明の半導体装置の のリードフレームが接着テープ35によって接着されて 50 実施例を示したもので、図1は半導体ウェハの上面を示

した概略平面図、図2はワイヤボンディングされた状態 のチップを示す概略斜視図、図3はパッケージされた半 導体装置の模式断面図である。半導体ウェハ11上面の チップ領域12には回路素子が形成されており、必要に 応じた所定の位置にワイヤボンディングのためのボンデ イングパッド2が配置されている(図2参照)。また隣 合うチップ領域12の間のスクライブ線領域13には中 継パッド14が形成されている。中継パッド14はボン デイングパッド2と同じ導電性材料からなり、例えばア ルミ層で構成される。中継パッド14の形状を、図1に 10 示すようなスクライブ線領域13に沿った不連続な線状 パターンとすれば、半導体ウェハ11のダイシング時の スクライブ線としても機能するので好ましい。この中継 パッド14は、半導体ウェハ11上に回路素子を形成す る際に、ボンデイングパッド2となる配線金属層を形成 するのと同時に形成することができる。

【0010】図2および図3に示す半導体装置は、図1 に示す半導体ウェハ11をダイシングして得られたチッ プ1を用いたものである。チップ1上面の周縁部はスク ライブ線領域13であり、ことに中継パッド14が配置 されている。スクライブ線領域13の内方はチップ領域 12であり、とこには回路素子が形成されており、必要 に応じた所定の位置にボンデイングパッド2が設けられ ている。チップ領域12のボンデイングパッド2以外の 表面は、ポリイミドなどの絶縁材料からなる保護膜3で 覆われている。

【0011】またチップ1の下面には、パッケージのリ ードフレーム(リード4)が接着テープ5によって接着 されている。リードフレームは複数のリード4を備えた もので、各リード4は、チップ1上面の中継パッド14 にそれぞれ対向する位置に、リード4の一部4aがチッ プ1の外方に突出するように配されている。そして、リ ード4の突出部分4aとチップ1上面のボンデイングバ ッド2とが、それぞれワイヤ8を用いて電気的に接続さ れているが、チップ1上面の中央部に配置されたセンタ パッド2aは、これと適宜の中継パッド14とがワイヤ ボンデイングされ、その中継パッド14とリード4とが ワイヤボンデイングされている。すなわち、センタバッ ド2aは、中継パッド14を介してリード4と電気的に い位置に配置されたボンデイングバッド2bは直接リー ド4とワイヤボンデイングされている。

【0012】とのようなバッケージ全体は樹脂6で封止 されるとともに、リード4の下にはリード4と接しかつ 一部が樹脂6から突出するようにボール7が設けられ、 このボール7を介して外部のプリント基板(図示せず) などに電気的に接続できるように構成されている。

【0013】とのような構成の半導体装置にあっては、 チップ1のセンタパッド2aとリード4との電気的接続 を、中継パッド14を中継とするワイヤボンディングに 50 【符号の説明】

よって行うことができるので、センタパッド2aを有す るチップ1に対して、LOC構造とせずにCOL構造と しても電気的接続に使用されるワイヤ8を短くすること ができる。これにより、樹脂6による封止時にワイヤが 樹脂6から受ける力を小さくすることができ、ワイヤ8 の曲がりを低減することができる。またチップ1の比較 的周縁部に近い位置のボンデイングパッド2bは、中継 パッド14を使用しなくても短いワイヤ8でリード4と 電気的に接続させることができるので、COL構造とす ることに問題はない。よって、チップ1上面においてボ ンデイングパッド2がどのように配置されていても、チ ップ1の周縁に中継パッド14を設けることによって、 中央部に近いもの(センタパッド2a)は中継パッド1 4を介して、また周縁部に近いものは直接リード4とワ イヤボンデイングできるので、チップ1の回路配線が変 更されても、リード4の配置を変更する必要はなく、パ ッケージを変更しなくて済む。また中継パッド14は半 導体ウェハ11のスクライブ線領域13に設けられるの で、ダイシングの際にはスクライブ線として用いること 20 ができる。さらに中継パッド14はボンデイングパッド

ことができる。 [0014]

【発明の効果】以上説明したように、本発明によれば、 チップの回路配線が変更され、ボンデイングパッドの位 置が変更されても、ボンデイングパッドとリードとの距 離が長い場合には中継バッドを中継させることによって 30 短いワイヤでワイヤボンデイングすることができる。し たがって、チップの配線変更に伴うパッケージの変更お よび実装される配線基板の変更が不要となるので、従来 のパッケージを使用することができ、また新たな設備投 資も不要となり、製造コストを大幅に低減させることが できる。

2と同じ導電性材料で構成されるので、ボンデイングバ

ッド2形成時に同時に形成することができるので、半導

体装置の製造工程に特に変更を加えることなく形成する

【図面の簡単な説明】

【図1】 本発明の半導体装置の実施例を示したもの で、半導体ウェハの上面を示す概略平面図である。

【図2】 本発明の半導体装置の実施例を示したもの 接続されている。また比較的チップ1上面の周辺部に近 40 で、ワイヤボンデイングされた状態のチップを示す概略 斜視図である。

> 【図3】 本発明の半導体装置の実施例を示したもの で、バッケージされた半導体装置の模式断面図である。

【図4】 従来のLOC構造BGAタイプ半導体装置の 例を示す模式断面図である。

【図5】 従来のCOL構造BGAタイプ半導体装置の 例を示す模式断面図である。

【図6】 従来の半導体ウェハの上面を示した概略平面 図である。

i

1…チップ、2…ボンデイングパッド、2 a…センタパ * 12…チップ領域、13…スクライブ線領域、14…中ッド、4…リード、8…ワイヤ、11…半導体ウェハ、* 継パッド

